



3D-МОНТАЖ МИКРОСБОРОК

ТЕХНОЛОГИЯ VPI КАК АЛЬТЕРНАТИВА TSV

Е.Васин, И.Шахнович

Технология формирования трехмерных интегральных схем на основе их сборки в стек и формирования переходных отверстий в кремнии (TSV) сегодня активно развивается во всем мире. Однако ей мешает один из сдерживающих факторов — относительно высокая стоимость. Поэтому продолжается поиск альтернативных технологий формирования 3D-схем. Несколько лет назад компания Vertical Circuits предложила свою технологию вертикального объединения сипов в микросборку, которая при сходных с TSV-характеристиках существенно проще и в ряде случаев может стать наиболее эффективным решением.

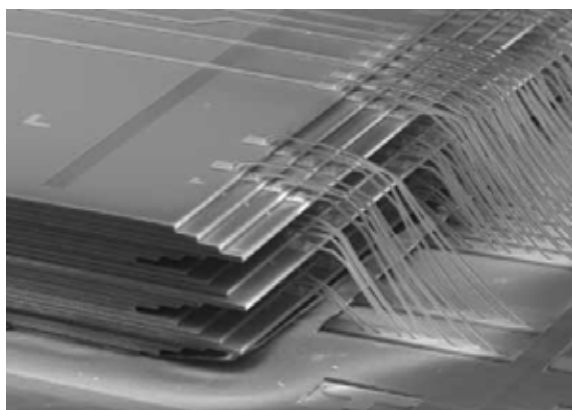
В далеком 1965 году Гордон Мур, один из будущих основателей корпорации Intel, спрогнозировал развитие микроэлектроники на ближайшие десять лет, предсказав, что из года в год мощность микросхем будет возрастать с потрясающей скоростью. В то время в самой сложной микросхеме было 64 транзистора, и, по прогнозу Мура, это число должно удваиваться каждые два года. Это предсказание со временем подтвердилось и стало называться законом Мура.

Спустя 42 года компания IBM заявила о промышленном освоении новой технологии, которая «расширит действие закона Мура за ожидаемые пределы». Была представлена технология TSV (Through-Silicon Vias — переходные отверстия в кремнии), позволяющая от планарного расположения элементы (в одной плоскости) перейти к объемному (элемент располагаются друг над другом). В результате существенно уменьшаются габариты изделия и возрастает его производительность.

Разумеется, IBM не была первооткрывателем в области трехмерной упаковки кристаллов. Были известны методы формирования трехмерных микросборок, в которых чипы располагаются друг над другом и соединяются проволочными выводами, приваренными к контактным площадкам на периферии кристаллов (рис. 1а). Не менее известны и варианты вертикальной компоновки «корпус на корпусе». Более того, не IBM принадлежат и лавры в разработке метода TSV — первооткрывателя указать сложно, это направление в последние несколько лет развивают многие компании-производители интегральных схем и научные центры всего мира. Пик публикаций по этой тематике приходится на 2007–2008 годы.

Сущность технологии TSV — в формировании переходных отверстий в кремниевых чипах (реактивным ионным травлением, лазерной абляцией и т.п.). Переходные отверстия заполняются проводящим материалом — поликремнием или металлом (медь, зо-

а)



б)

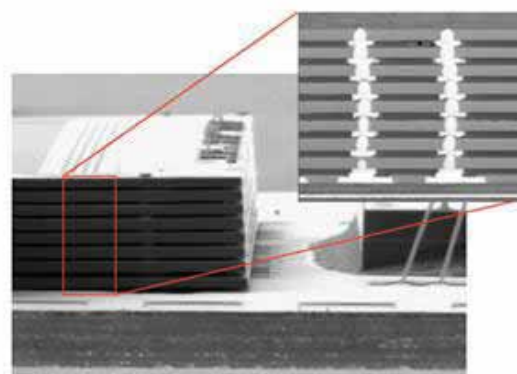


Рис. 1. Трехмерная упаковка кристаллов в стек: а) с проводным соединением (компания Nupix), б) по технологии TSV (компания Samsung)

лото, вольфрам и др.), в результате образуются вертикальные проводники, связывающие кристаллы в стекле (рис.16).

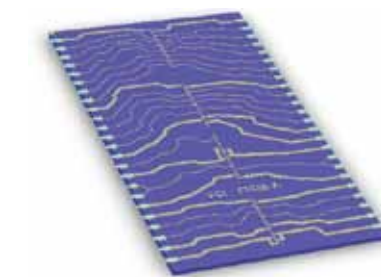
В апреле 2007 года IBM объявила об успешном внедрении техники TSV в технологический процесс изготовления микросхем. Был представлен образец СОЗУ, изготовленный по 65-нм КМОП-технологии на 300-мм пластинах. Первым же продуктом IBM, использующим TSV, стал усилитель мощности для беспроводных телекоммуникационных систем, выполненный в рамках SiGe-техпроцесса. По утверждениям IBM, применение TSV на 40% повысило энергетическую эффективность усилителя, поскольку существенно сократилась длина электрических соединителей между функциональными элементами микросборки.

Однако IBM – это лишь один из производителей микросхем, приступивший к внедрению технологий типа TVS для изготовления трехмерных микросборок. Так, еще в декабре 2006 года на конференции IEDM представители межуниверситетского исследовательского центра IMEC рассказали о своих работах в этой области. В то же время компании NEC Electronics, Elpida Memory и Oki Electric продемонстрировали микросхемы ДОЗУ, изготовленные с применением технологии TSV. А годом ранее компания Samsung заявила о разработке метода вертикальной упаковки чипов памяти с предварительной обработкой на уровне пластин (wafer-level processed stack package — WSP), также использующего TSV [1].

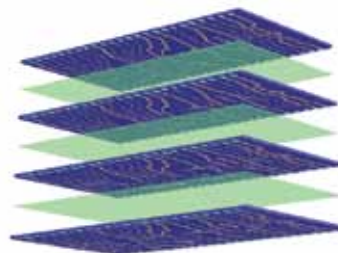
Разумеется, новая технология требовала соответствующего оборудования. Мировой лидер в этой области, компания Applied Materials откликнулась на потребности рынка и предлагает сегодня полный комплект оборудования, необходимого для полноценного использования технологии TSV. В него входят установки высокоаспектного селективного травления (например, Applied Centura Silvia Etch), напыления металлизации (меди) Applied Charger UBM PVD, установка низкотемпературного плазмохимического осаждения из газовой фазы Producer Avila PECVD для формирования диэлектрических слоев. Для нанесения диэлектрического покрытия на внутренние поверхности переходных отверстий служит установка Applied Producer InVia и т.д.

VIP-ТЕХНОЛОГИЯ КОМПАНИИ VERTICAL CIRCUITS

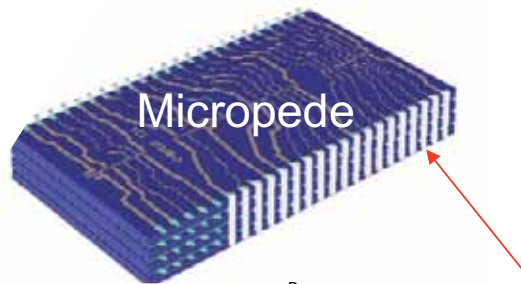
Несмотря на очевидные достоинства технологии TSV, она обладает и рядом существенных недостатков. Формирование переходных отверстий в кристаллах — это достаточно сложный процесс, в ходе которого могут пострадать уже сформированные полупроводниковые структуры. Переходные отверстия неизбежно занимают дополнительную площадь кристалла, зачастую необходимо вносить изменения в его топологию. Все это делает технологии TSV достаточно дорогостоящими, а потому массового их внедрения пока не произошло.



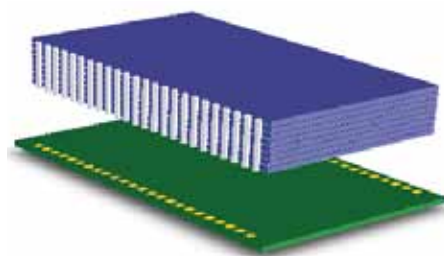
Чип с выведенными на периферию контактными площадками



Соединение чипов в стек



Вертикальные проводники
Коммутация чипов в стек
вертикальными проводниками (VIP)



Монтаж стека на подложку

Рис.2. Технология VIP — формирование бескорпусной микросборки Micropede

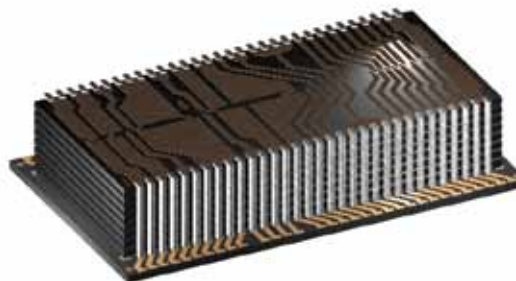
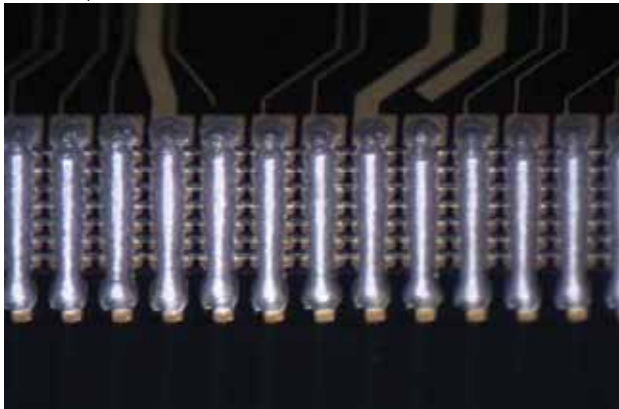


Рис.3. Микросборка Micropede



Вид спереди



VIP в разрезе

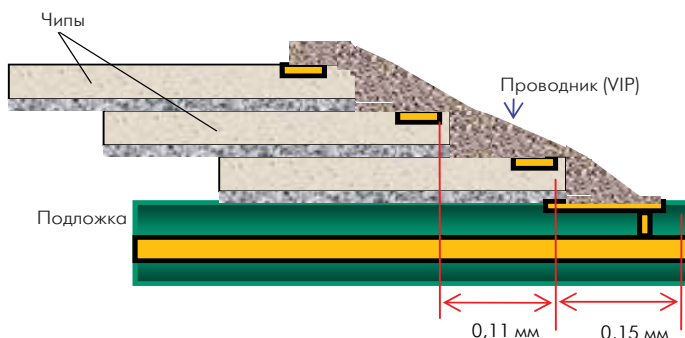
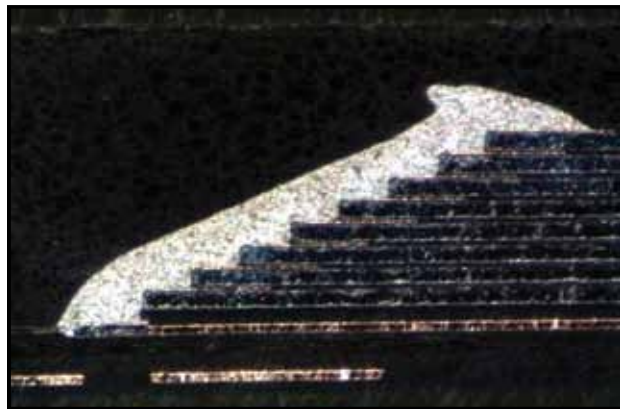


Рис.4. Микросборка конструкции Z-Sky (показан модуль NAND флеш-памяти MT29F8G08MAA компании Micron)

Практически в одно время с разработками IBM малоизвестная компания Vertical Circuits (США) представила собственную технологию VIP — Vertical Interconnect Pillar (вертикальные межсоединительные колонки), которая в технологическом плане значи-

тельно проще TSV, так как не требует вмешательства в структуру кристалла.

Суть технологии (рис.2) — на готовой полупроводниковой пластине с кристаллами микросхем (например, кремниевой) формируется дополнительный слой металлизации, который выводит контактные площадки на один из краев кристалла (чипа). Затем вся пластина покрывается защитным изолирующим слоем (полимером), в котором вскрываются окна над контактными площадками. Далее тем или иным способом (скрайбирование, травление и т.п.) происходит разделение пластины на кристаллы. Отдельные кристаллы соединяются вертикально, друг над другом, образуя стек. Для соединения может использоваться широкий набор полимеров, например — эпоксидных. Чтобы чипы в стек находились на некотором расстоянии друг от друга и не смешались при отвердевании свя-

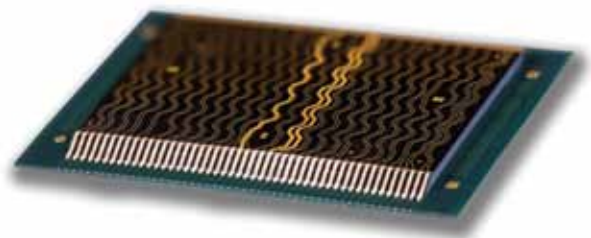
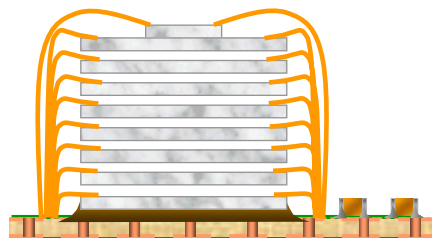
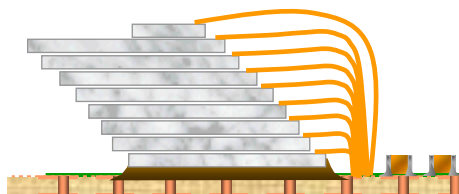


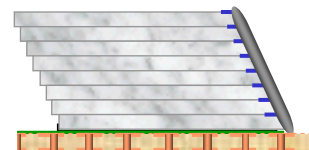
Рис.5. 16-кристальная микросборка конструкции Z-Sky



Проволочное соединение без смещения



Проволочное соединение со смещением кристаллов



Технология VCI Z-Sky

Рис.6. Сравнение проводных соединений и конструкции Z-Sky

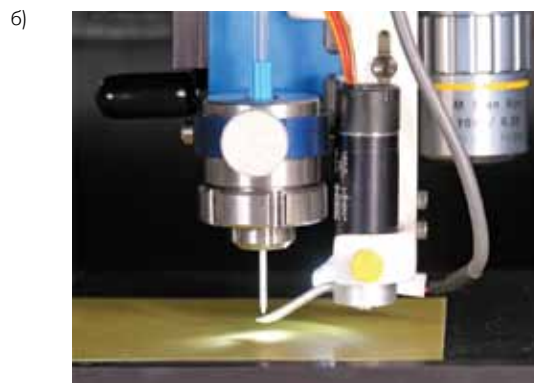


Рис.7. Технология напыления Aerosol Jet компании Optomec: а) схема установки, б) головка напыления

зующего полимера и при последующих операциях, в полимер вводят твердые наполнители в виде шариков фиксированного размера (стеклянные, кварцевые и т.п.). Контактные площадки каждого кристалла при этом оказываются друг на другом. Вертикальные ряды контактных площадок соединяются при помощи полимерных проводящих полос (например, на основе эпоксидной смолы с серебряным наполнителем).

Именно такую технологию разработала, запатентовала и применяет компания Vertical Circuits [2, 3]. Со-

бираемые в стек трехмерные микросборки (память, чипы процессора и памяти и т.п.) монтируют в стандартные корпуса BGA или SOP либо выпускают в бескорпусном исполнении. Конструкция бескорпусных микросборок компании Vertical Circuits носит патентованное название Micropede (рис.3). В этом случае стек чипов устанавливается на подложку и при необходимости покрывается защитным покрытием. Микросборки Micropede являются законченными микроэлектронными устройствами, которое могут эффек-



тивно применяться для модулей памяти, во флеш-картах, в графических процессорах и т.п. В стеке Micropede может быть от двух до 1024 чипов, что позволяет создавать на основе этой технологии самые разнообразные конструкции.

Вариантом Micropede выступает конструкция Z-Sky, в которой кристаллы в стеке располагаются со смещением (террасами) с минимальным шагом (рис.4, 5). Причем горизонтальное смещение может составлять до 50 мкм, что существенно меньше 200–300 мкм, необходимых при соединении проволочными проводниками (рис.6).

Важное достоинство метода VIP — его технологичность. Действительно, не требуется вмешательства в топологию микросхем на пластинах, как в случае TSV, сами пластины обрабатываются в рамках стандартной технологии, включая тестирование кристаллов на пластине. Создание дополнительного слоя металлизации и нанесение изолирующего полимерного покрытия (используется полимер Parylene-C) — это достаточно стандартные и “не травматичные” для пластины процедуры. Ключевой момент — формирование вертикальных проводников между кристаллами. Для этого компания использует проводящую пасту на основе эпоксидной смолы, наполненной серебряными частицами (не менее 80%). Один из возможных видов такой пасты — эпоксидный адгезив MD-140 компании LORD Corporation. Операции нанесения проводящей серебряной пасты проводятся при низкой температуре, поскольку эпоксидные полимеры не требуют нагрева для отверждения свыше 150–180°C. Это существенно снижает термическое воздействие на кристаллы, соответственно повышая выход годных.

Для нанесения полимерной пасты не требуется специальное дорогостоящее оборудование. Так, компания Vertical Circuits применяла стандартные устройства нанесения полимерных паст Axium фирмы Asymtek

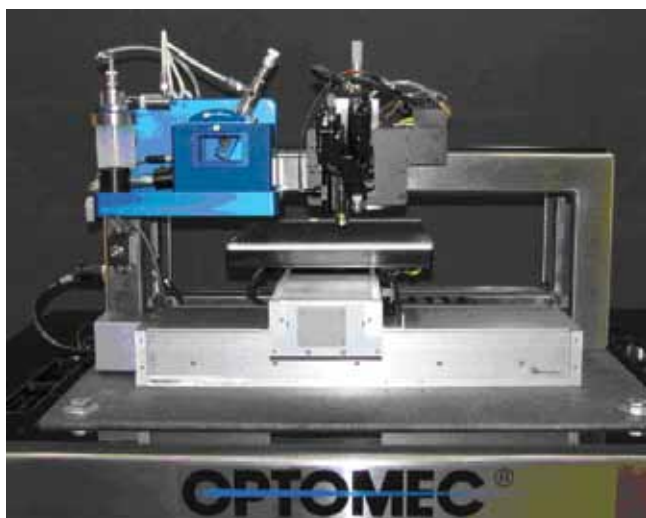


Рис.8. Установка Aerosol Jet 300P компании Optomec

с минимальными доработками. Однако с 2009 года Vertical Circuits активно взаимодействует с компанией Optomes, которая разрабатывает и производит установки аэрозольного нанесения паст на трехмерные объекты. В них используется технология Aerosol Jet, изначально разработанная по заказу Агентства перспективных исследований МО США (DARPA) и позволяющая наносить широкий спектр материалов (полимеры, адгезивы, металлические полимерные суспензии и т.п.) на самые различные трехмерные поверхности (кремний, стекло, полиимид, стеклотекстолит, керамику типа глинозема (Al₂O₃) и т.п.). Изначально технология была ориентирована для создания фрагментов микросхем с размерами 10–100 мкм — т.е. чтобы заполнить лауну между технологиями уровня печатных плат и субмикронными технологиями.

Принцип технологии Aerosol Jet — в аэрозольном напылении материала на подложку. Исходный материал в контейнере (рис.7) превращается в мелкодисперсную аэрозольную взвесь (с размером капель 1–5 мкм) и подается в распылительную головку. При подаче аэрозоль может нагреваться. В распылительную головку также подается газовый поток, который направляет аэрозоль через форсунку в требуемую точку. Такой способ обеспечивает очень высокую точность нанесения — размер струи на подложке составляет примерно 1/10 от диаметра сопла форсунки. В результате возможно формирование объектов размером до 10 мкм.

Результатом совместных работ компаний Vertical Circuits и Optomes стала установка Aerosol Jet 300P (рис.8). Она позволяет формировать на трехмерных объектах проводящие линии шириной от 10–20 мкм (в зависимости от материала) с толщиной от 50 нм до более чем 2 мкм. Скорость формирования проводников — до 200 мм/с (в среднем — 100 мм/с). Установка оснащена системой контролируемого нагрева проводящей пасты (25–100°C) и подогрева подложки (до 150°C).

Разработанная технология уже носит промышленный характер. В частности, она используется для формирования стека из восьми чипов при производстве модулей NAND флеш-памяти MT29F8G08MAA компании Micron (см. рис.4). Ширина проводников при этом — порядка 30 мкм, их толщина — около 10 мкм, шаг ступеньки в стеке — 110 мкм.

Таким образом, технологии 3D-монтажа кристаллов развиваются весьма активно. И относительно новая технология VIP, хотя еще и не используется массово, но имеет все шансы на широкое применение.

ЛИТЕРАТУРА

1. Patent application publication US 2008/0230912 A1, приоритет 23.05.2007 (Ю.Корея).
2. US Patent 7245021.
3. US Patent 7535109.

